

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

CLIPPEDIMAGE= JP361002368A  
PAT-NO: JP361002368A  
DOCUMENT-IDENTIFIER: JP 61002368 A  
TITLE: MANUFACTURE OF FIELD-EFFECT TRANSISTOR

PUBN-DATE: January 8, 1986

INVENTOR-INFORMATION:

NAME

MURAGUCHI, MASAHIRO

HIRAYAMA, MASAHIRO

SHIMADA, KEISUKE

OWADA, KUNIKI

ASSIGNEE-INFORMATION:

NAME

NIPPON TELEGR & TELEPH CORP <NTT>

COUNTRY

N/A

APPL-NO: JP59121980

APPL-DATE: June 15, 1984

INT-CL (IPC): H01L029/80; H01L021/302

US-CL-CURRENT: 438/FOR.134,438/753

ABSTRACT:

PURPOSE: To improve the characteristics of a Schottky junction by preventing the etching action of hydrogen plasma against the surface of GaAs and etching said surface at applied power density displaying reduction action.

CONSTITUTION: The characteristics of a Schottky junction are represented by an N value and the height of a barrier, and the N value is regarded as a better one with an approaching to 1 and the height of the barrier as better one as it is heightened. Both the N value and the height of the barrier are improved and uniformity is also enhanced extremely through treatment by hydrogen plasma under the conditions of applied power density of 10mW/cm<sup>3</sup>. Oxygen atoms are reduced without etching the surface through treatment by hydrogen plasma at applied power density of approximately 10mW/cm<sup>3</sup> to GaAs, thus resulting in no damage to the crystal of the surface.

COPYRIGHT: (C) 1986, JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-2368

⑪ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)1月8日

H 01 L 29/80  
21/302

7925-5F  
N-8223-5F

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 電界効果トランジスタの製造方法

⑮ 特 願 昭59-121980

⑯ 出 願 昭59(1984)6月15日

⑰ 発 明 者 村 口 正 弘 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内  
⑱ 発 明 者 平 山 昌 宏 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内  
⑲ 発 明 者 島 田 慶 甫 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内  
⑳ 発 明 者 大 和 田 邦 樹 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内  
㉑ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号  
㉒ 代 理 人 弁理士 高山 敏夫 外1名

明 細 書

1. 発明の名称

電界効果トランジスタの製造方法

2. 特許請求の範囲

- (1) ガリウムひ素電界効果トランジスタの製造において、ショットキ・ゲート電極金属付着前のガリウムひ素表面に対して、水素プラズマがエッチング作用を呈せず、かつ還元作用を奏する印加電力密度でエッチングすることを特徴とする電界効果トランジスタの製造方法。
- (2) ショットキ・ゲート電極金属付着前のガリウムひ素表面に対して、 $10^{-5}$  Torr 以下の圧力まで排気したプラズマ処理装置内に水素ガスを導入し、ガス圧 0.1 Torr 以下、印加電力密度 100mW/cm<sup>2</sup> 以下の条件下で水素プラズマを発生させ、還元作用によつてガリウムひ素表面の酸素原子を除去することを特徴とする特許請求の範囲第1項記載の電界効果トランジスタの製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、高性能で均一性の高いショットキ接合ゲートを有する電界効果トランジスタの製造方法に関するものである。

(従来技術)

ガリウムひ素電界効果トランジスタ(GaAs FET)は一般に第1図に示す如き構造をしている。この構造のトランジスタの特徴は、第1図(A)に示すようにゲート電極金属1とガリウムひ素n形能動層2との界面に生ずるショットキ障壁を利用していることにある。ショットキ障壁の特性は、ゲート金属とガリウムひ素との界面の清浄度に大きく依存し、この界面に酸化物等の不純物が存在するとショットキ特性及びトランジスタ特性とも大きく劣化する。3はドレイン電極、4はソース電極、5は高濃度n形層、6は高抵抗基板を示す。

第1図(B)に示すように、ゲート電極はホトレジスト7によつてゲートパターンを形成後、第1図(C)に示すようにゲート金属8を蒸着し、第1図(D)に示すようにアセトン溶液によつてゲ

ート電極及びレジストなどの不要部分をリフトオフによつて除去する過程を経て形成するのが短チャネル( $1\mu\text{m}$ 以下)ゲート長では一般的である。この場合ゲート金属8の蒸着直前に、ゲート部の露出したガリウムひ素表面に存在するガリウムひ素酸化物を除去することが必要で、通常、緩衝フッ酸、水酸化ナトリウム等の溶液による表面酸化物のエッチングにより行なわれている。しかし、GaAs FETの高性能化の為にゲートの微細化に伴い、溶液処理では処理液の微細部分への浸透性の問題から、均一性・再現性に乏しいことが指摘されている。

一方、ガスパラズマを用いた表面酸化物の除去も試みられている。この処理は微細部分の処理に適しているが、過去に報告されているアルゴンプラズマ、水素プラズマ処理は、電力密度が $1\text{W}/\text{cm}^2 \sim 10\text{W}/\text{cm}^2$ の範囲で行なわれておりプラズマ化し、かつ加速したエネルギー粒子を衝突させ、表面酸化物をけずり取るといった作用を利用してゐたため、表面酸化物のみならず、

下層のガリウムひ素層もほとんど区別なくエッチングしてしまうこと及び衝突によつて多大な結晶欠陥が表面付近に生じるといった欠点があった。

また、溶液処理および従来のガスパラズマに共通する問題として、ガリウムひ素表面をわずかにエッチングしてしまう点がある。このため、ゲート電極下部活性層が薄くなり、電界効果トランジスタのしきい値電圧が変化し、設計値と差が生じたり均一性が悪くなるといった事象が生じた。しきい値電圧の制御性を良くすることはガリウムひ素大規模集積回路で最も要求される課題の一つである。

(発明が解決しようとする問題点)

従来の製造方法によれば

- (イ) GaAs FETにおける性能の均一性、再現性に乏しいこと
- (ロ) GaAs FETの結晶欠陥が表面付近に生ずること
- (ハ) しきい値電圧の制御性が悪いこと

などの問題があった。

(問題点を解決するための手段)

本発明は、従来の水素プラズマ処理において、ガリウムひ素表面をエッチングできないことから無視されていた3桁も低い電力領域(約 $10\text{mW}/\text{cm}^2$ )を利用することによつて、エッチングを伴わずに水素プラズマの還元作用によつて表面から酸素原子を選択的に除去する点、および表面に与える損傷も極めてわずかである点を特徴とし、その目的はガリウムひ素と金属との界面に生じるショットキ接合特性の改善およびGaAs FETのしきい値電圧変動を伴わない特性改善とその均一性の向上にある。

~~本発明の構成~~

上記の目的を達成するため、本発明はガリウムひ素電界効果トランジスタの製造において、ショットキ・ゲート電極金属付着前のガリウムひ素表面に對して、水素プラズマがエッチング作用を呈せず、かつ還元作用を奏する印加電力密度でエッチングすることを特徴とする電界効

果トランジスタの製造方法を発明の要旨とするものである。

次に本発明の実施例を説明する。なお実施例は一つの例示であつて、本発明の精神を逸脱しない範囲で、種々の変更あるいは改良を行いうることは言うまでもない。

プラズマ処理装置は、残留酸素成分が少ない到達真空度の高い装置を使用しなければならない。実施例では、平行平板形反応性イオンエッチング装置を使用し、到達真空度を約 $5 \times 10^{-6}$  Torrとした。水素ガス流量50 sccm、水素ガス圧0.06 Torr、印加電力密度 $10\text{mW}/\text{cm}^2$ の条件の下で水素プラズマ処理を行なつた結果と、緩衝フッ酸溶液処理の結果との比較を以下に順次示していく。

ショットキ接合の特性は、n値(Ideality Factor)及び障壁高さ(Barrier Height)で示され、n値は1に近い程また障壁高さは高い程良いとされている。第2図に緩衝フッ酸溶液による処理を行なつた場合の、1チップ内のシ

ショットキ接合評価用ダイオード72個の特性の分布を示す。処理液のぬれの不均一性に起因すると見られるバラツキがある。第3図は同様なチップを用いて水素プラズマ処理を、印加電力密度  $30 \text{ mW/cm}^2$  の条件の下で行なった結果で、ガリウムひ素表面に損傷があるため特性は良くない。さらに大きな印加電力を加えた場合、例えば  $100 \text{ mW/cm}^2$  以上のときは、順逆方向の電流差がほとんど得られずショットキ特性を示さなくなる。一方、適正な印加電力範囲で処理を行なえば、第4図に示すように良好な結果が得られる。この図では印加電力密度  $10 \text{ mW/cm}^2$  の条件で行なっており、 $n$  傾、障壁高さとも良好で、均一性にも非常に優れている。

次に、水素プラズマ処理および緩衝フッ酸処理後のガリウムひ素表面の元素組成比を処理前と比較する。第5図に示すように、緩衝フッ酸処理および水素プラズマ処理によつて、ガリウムひ素表面の酸素原子が減少している。緩衝フッ酸等の溶液処理では表面のガリウム(Ga)が

減少し、ひ素(As)が異常に増加してしまう。ショットキ特性では、ガリウムとひ素の比が1:1の場合が最も良く、その点で水素プラズマ処理の場合の表面の方が、緩衝フッ酸処理に比べ勝っている。

第6図、第7図に酸素、ガリウム、ひ素の深さ方向濃度の変化を示す。第6図は酸素の深さ方向分布で、緩衝フッ酸処理では表面を約  $100 \text{ \AA}$  エッチングしているため未処理試料に比べ分布が  $100 \text{ \AA}$  程度シフトしている。一方、水素プラズマ処理は、表面付近の酸素原子は未処理に比べ減少しているが、 $150 \text{ \AA}$  以上の深い部分では両者に差はなくなり、エッチングされずに表面付近の酸素が奪い取られていることが判る。ガリウムとひ素の深さ方向濃度変化を第7図に示す。ガリウムとひ素との比が1に近い点において、水素プラズマ処理が優れている。

第1表に、緩衝フッ酸処理および水素プラズマ処理を行なった場合のFET特性における未処理試料と比較した場合の効果を示す。FET

特性で非常に重要な相互コンダクタンス $g_m$ は両者とも10%程度改善され、優劣は見られないが、水素プラズマ処理では、しきい値電圧の変化が  $10 \text{ mV}$  以下であり、緩衝フッ酸処理に比べ優れている。

第1表

FET パラメータ	処 理	緩衝フッ酸溶液処理	水素プラズマ処理
しきい値電圧の変化		50 ~ 100 mV	10 mV 以下
相互コンダクタンス パラメータ K値		変化なし	約10%改善
相互コンダクタンス $g_m$		約10%改善	約10%改善
ソース抵抗 $R_s$		約20%改善	変化なし

(発明の効果)

以上説明したように、ガリウムひ素に対して  $10 \text{ mW/cm}^2$  程度の印加電力密度で水素プラズマ処理を行なえば、表面をエッチングせずに酸素原子を減少させ、かつそれに伴う表面の結晶損傷を与えずに済むことから、ガリウムひ素と金属

との界面で生ずるショットキ接合を形成する場合の前処理として優れている。しかも、従来行なわれている緩衝フッ酸等の溶液処理に比べ微細部分の処理に勝り、従つて、ウェハ内やチップ内の特性の均一性も向上する。

ガリウムひ素大規模集積回路(GaAs LSI)では、ゲート長が  $1 \mu\text{m}$  以下と非常に微細化されているうえ、チップ内での均一性が非常に重要であり、本発明の有効性は極めて高い。また、しきい値電圧の制御性は、LSIの動作速度に大きく影響を与えることから、制御性に優れる本発明はその点に関しても利点がある。

#### 4. 図面の簡単な説明

第1図は典型的なガリウムひ素電界効果トランジスタの製造工程を示す断面図、第2図は緩衝フッ酸溶液処理を行なったショットキ接合評価用ダイオード72個(1チップ内)の特性分布、第3図は比較的大きな電力密度で水素プラズマ処理を行なった場合のショットキ接合評価用ダイオード72個の特性分布、第4図は適正電力密

度で水素プラズマ処理を行なった場合のショットキ接合評価用のダイオード72個の特性分布、第5図は各種処理後のガリウムひ素表面の元素組成比、第6図は各種処理後の酸素濃度の深さ方向分布、第7図は各種処理後のガリウムとひ素の濃度の深さ方向分布を示す。

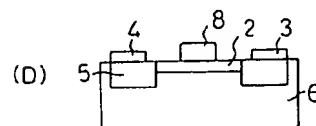
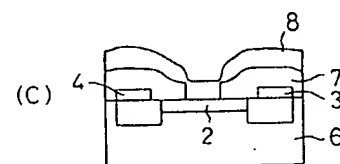
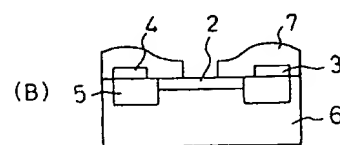
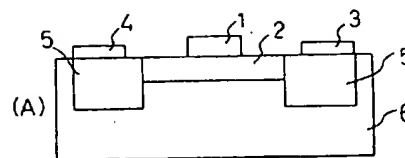
- 1 …… ゲート電極
- 2 …… n形能動層
- 3 …… ドレイン電極
- 4 …… ソース電極
- 5 …… 高濃度n形層
- 6 …… 高抵抗基板
- 7 …… ホトレジスト
- 8 …… ゲート電極

特許出願人 日本電信電話公社

代理人 弁理士 高山 敏

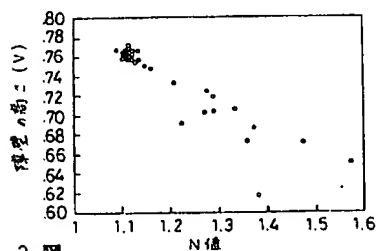


第1図

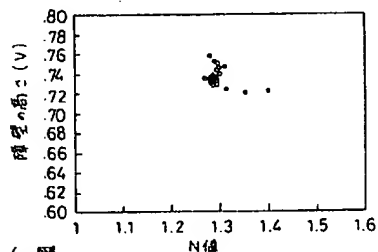


- 1: ゲート電極
- 2: 能動層
- 3: ドレイン電極
- 4: ソース電極
- 5: n形層
- 6: 基板

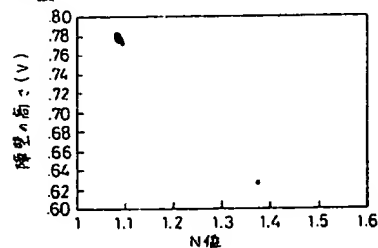
第2図



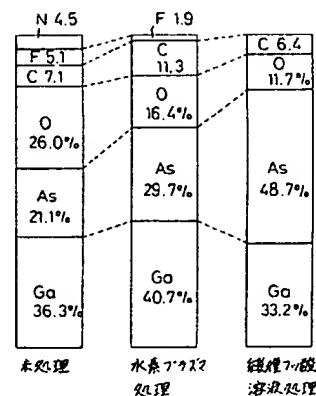
第3図



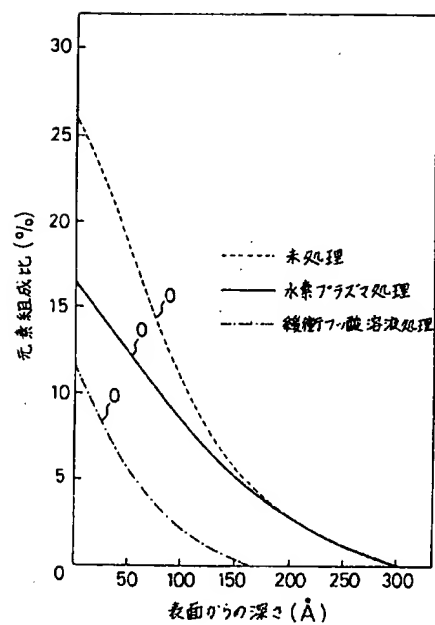
第4図



第5図



第 6 図



第 7 図

